



MBIST自动规划分组算法 国微芯赛题宣讲



集成电路 EDA 设计精英挑战赛
INTEGRATED CIRCUIT EDA ELITE CHALLENGE

金洲

2023年9月14日

解题思路



- 赛题背景
 - MBIST (Memory Build-in Self Test) 存储器内建自测试
 - 利用控制器对存储器（一对多）根据测试算法产生对应的测试地址、测试数据、读写控制及其它存储器功能控制信号，接受存储器的输出数据的反馈，对输出数据进行比对
 - **如何决定存储器单元的分组，进而决定控制器个数**
- 多约束下的划分分组问题
- 多目标优化问题
 - 考虑多约束：
面积、测试功耗、时序、测试算法、BIST 结构、存储器结构等等
- 高度抽象后的赛题
 - 读取给定描述数据集的多个文件，输出存储器列表的分组
 - **设计约束**和运行时间（第一要务是必须满足所有设计约束）
 - 在此基础之上，**分组越少越好**，时间越快越好（不计分但上限约束）
 - 分组个数相同时，时间越短得分越高

参考文献



问题的关键：优化问题建模+优化算法 minimize g s.t.

$$\text{Min}F = (f_1, f_2, f_3)$$

$$\begin{cases} f_1 = \text{Minimize}(\sum_{j=1}^m A_j) \leq A_{\text{limit}} \\ f_2 = \text{Minimize}(\text{Max}(T_j)) \leq T_{\text{limit}} \\ f_3 = \text{Minimize}(\sum_{j=1}^m P_j) \leq P_{\text{limit}} \end{cases}$$

多目标/多约束优化算法:

- 经典的遗传、模拟退火、蚁群、聚类启发式算法...
- **integer linear programming (ILP)**、基于贝叶斯的多目标优化...
- 强化学习等机器学习方法...

《IEEE Trans. on Evolutionary Computation》、《Evolutionary Computation》、...

- [1].A. B. Kahng and I. Kang, "Co-optimization of memory BIST grouping, test scheduling, and logic placement," 2014 Design, Automation & Test in Europe Conference & Exhibition (DATE), Dresden, Germany, 2014, pp.1-6
- [2].C. -H. Yeh, C. -H. Cheng and S. -H. Huang, "Grouping and placement of memory BIST controllers for test application time minimization," 2016 5th International Symposium on Next-Generation Electronics (ISNE), Hsinchu, Taiwan, 2016, pp. 1-2
- [3]. K. S. Das and P. Prakash, "Automatic MBIST Scheduling Engine," 2019 IEEE International Conference on Electronics, Computing and Communication Technologies (CONECCT), Bangalore, India, 2019, pp. 1-6
- [4]. Tessent MemoryBIST User' s Manual, Siemens Industry Software, Inc., Wilsonville,USA,2021.
- [5]. L. Martirosyan, G. Harutyunyan, S. Shoukourian and Y. Zorian, "A power based memory BIST grouping methodology," 2015 IEEE East-West Design & Test Symposium (EWDTS), Batumi, Georgia, 2015, pp. 1-4
- [6]. M. Miyazaki, T. Yoneda and H. Fujiwara, "A memory grouping method for sharing memory BIST logic," Asia and South Pacific Conference on Design Automation, 2006., Yokohama, Japan.
- [7].陈佳楠,马永涛,李松,等. 多目标优化的多存储器内建自测试[J]. 电子测量与仪器学报,2020,34(1):193-199
- [8]. B. Ghoshal and I. Sengupta, "A Distributed BIST Scheme for NoC-Based Memory Cores," 2013 Euromicro Conference on Digital System Design, Los Alamitos, CA, USA, 2013, pp. 567-574
- [9].Hu C, Li X, Fu Z, et al. The Implementation of a Configurable MBIST Controller for Multi-core SoC[C]//CCF National Conference on Computer Engineering and Technology. Springer, Singapore, 2019: 91-100.
- [10]. 姜爽,刘诗斌,郭晨光,等. 嵌入式 SRAM MBIST 优化设计研究[J]. 微电子学与计算机,2020,37(8):37-42.
- [11]. R. Silveira, Q. Qureshi and R. Zeli, "Flexible architecture of memory BISTs," 2018 IEEE 19th Latin-American Test Symposium (LATS), 2018.

通过阅读MemoryBIST User' s Manual等了解MBIST测试方法基本理念常识，但需要注意到我们赛题经过了高度抽象和凝练，阅读参考文献掌握基本思想及解题思路，结合赛题要求灵活应用

注意：目标函数的设置，如何避免陷入局部最优解等

从哪里入手？

万事开头难

1

熟悉赛题

- 仔细阅读赛题指南、参与赛题培训
- 了解赛题背景、明确赛题任务与要求

2

前期调研

- 广泛的查找文献和资料（DAC、DATE、ICCAD、TCAD等前沿论文）
- 搭建赛题所需环境

3

明确任务开始学习

- 合理划分任务明确团队分工
- 各司其职、专项学习

拔高才是制胜关键

4

完成初步版本并持续不断优化

- 快速实现具有基本功能版本的代码
- debug并持续不断优化性能
- 增加创新点、完善代码规范

5

整理汇总、撰写文档 提交作品、准备答辩

- 总结凝练、分析实验结果
- 如何撰写科学的、规范的技术报告

合理的时间规划非常重要！



一些参赛建议与提醒

01

合理组队

各有擅长

合作愉快

前期快速入手，
先完成初步版本，再进行优化和拔高

02

阅读参考文献，学会查找资料（官方的手册、文档、英文文献，抛弃百度等），在已有基础上思考创新，进一步实现验证（站在前人肩膀上，没有空中楼阁）

03

前人的经验与教训

注意阅读赛
题描述与规则，不要漏掉重要信息

04

注意一下编程的代码规范

早点动手
大胆尝试
保证时间